

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-351401

(43)Date of publication of application : 06.12.2002

(51)Int.Cl.

G09G 3/30  
G09G 3/20  
H05B 33/14

(21)Application number : 2001-253989

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 24.08.2001

(72)Inventor : OKABE MASASHI

INOUE MITSUO

IWATA SHUJI

YAMAMOTO TAKU

(30)Priority

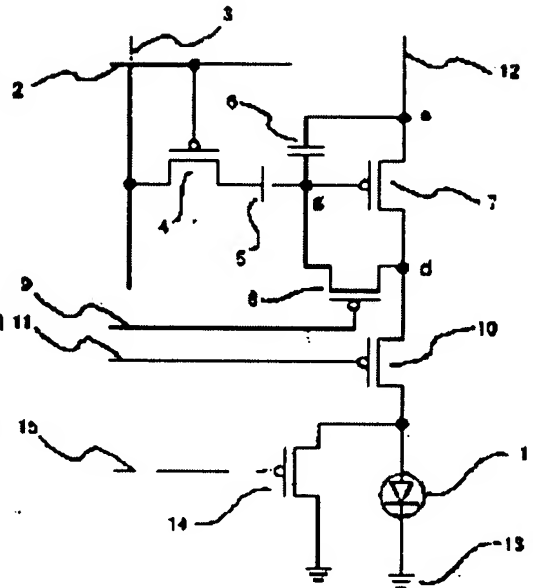
Priority number : 2001080427 Priority date : 21.03.2001 Priority country : JP

## (54) SELF-LIGHT EMISSION TYPE DISPLAY DEVICE

(57)Abstract:

**PROBLEM TO BE SOLVED:** To solve such a problem that, in the driving circuit of a self-light emission type display device by an active matrix system, at the time of compensating variation in threshold voltage of transistor controlling currents of self-light emission type light emitting element, a noise current flows through the self-light emission type light emitting element.

**SOLUTION:** The self-light emission type display device in which a noise current is prevented from flowing through self-light emission type light emitting element, is constituted by providing a switching element capable of short-circuiting electrodes of the self-light emission type light emitting element and by making a noise current flow by being bypassed through the switching element by bringing the switching element into conduction before the noise current is made to flow through the light emitting element.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**\* NOTICES \***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1] The selection line which chooses the pixel of the object which performs brightness control, the brightness data line which supplies the electrical potential difference corresponding to brightness, The 1st transistor which will be in switch-on or non-switch-on with the signal of a selection line, The 1st and 2nd capacitors holding the electrical potential difference from the brightness data line, the 2nd transistor which controls a spontaneous light corpuscle child's current value, The 3rd transistor which connects or intercepts the 2nd gate and drain of a transistor, The 1st control signal line which supplies the signal level which controls the 3rd transistor to switch-on or non-switch-on, The 4th transistor which connects or intercepts a light emitting device and the 2nd transistor, In the spontaneous light type display equipped with the drive circuit which consists of electrical-potential-difference supply lines for supplying an electrical potential difference to the 2nd control signal line which supplies the signal level which controls the 4th transistor to switch-on or non-switch-on, and the above-mentioned spontaneous light corpuscle child The spontaneous light type display characterized by having the switching element which can short-circuit the above-mentioned spontaneous light corpuscle child's electrode.

[Claim 2] The spontaneous light type display according to claim 1 whose above-mentioned spontaneous light corpuscle child is an organic electroluminescent element.

[Claim 3] The spontaneous light type display according to claim 1 or 2 whose above-mentioned switching element is FET.

[Claim 4] The spontaneous light type display according to claim 1 to 3 which shares with a selection line or the 1st control signal line the signal line which supplies the signal which operates the above-mentioned switching element.

[Claim 5] The spontaneous light type display according to claim 1 to 4 by which a resistance element is connected to the 4th transistor at a serial at the period whose above-mentioned switching element is switch-on.

---

[Translation done.]

\* NOTICES \*

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to a spontaneous light corpuscle child's (spontaneous light type light emitting device) brightness control in the spontaneous light type display by the active-matrix method.

[0002]

[Description of the Prior Art] Drawing 7 is the conventional drive circuit corresponding to one pixel of the spontaneous light type display by the active-matrix method shown in bibliography "T. P. Brody, et al., and "A 6x6-in20-lpi Electroluminescent DisplayPanel" IEEE Trans. on Electron Devices, Vol. ED-22, No. 9, pp. 739-748 (1975)." Tr1 is the 1st transistor and operates as a switching element. Tr2 is the 2nd transistor and operates as a driver element which controls a spontaneous light corpuscle child's current. C1 is a capacitor connected to the drain terminal of the 1st transistor Tr1. The spontaneous light corpuscle child 60 is connected to the drain terminal of the 2nd transistor Tr2. Next, actuation is explained. First, the electrical potential difference of the selection line 61 is impressed to the gate terminal of the 1st transistor Tr1. If brightness data are impressed to a source terminal on a predetermined electrical potential difference from the brightness data line 62 at this time, the voltage level V1 corresponding to the magnitude of brightness data will be held at the capacitor C1 connected to the drain terminal of the 1st transistor Tr1. If the magnitude of the voltage level V1 held at the gate voltage of the 2nd transistor Tr2 is sufficient magnitude to pass a drain current, the current corresponding to the magnitude of a voltage level V1 will flow from the electrical-potential-difference supply line 63 to the drain of the 2nd transistor Tr2. This drain current turns into a spontaneous light corpuscle child's current, and emits light.

[0003] Drawing 8 is a property Fig. for explaining generating of brightness dispersion in the case of emitting light in such actuation, and shows the relation between the electrical potential difference  $V_{gs}$  between the gate sources of the 2nd transistor Tr2, and the absolute value of the drain current  $I_d$ . When FET of the same property is not obtained over the display-panel whole region by the factor on manufacture, dispersion as shown in threshold voltage  $V_t$  at (a) of drawing 8, (b), and (c) arises. When a voltage level V1 is impressed between the gate sources of the 2nd transistor Tr2 with such a property, the magnitude of a drain current differs in the width of face of  $I_d$  (a) to  $I_d$  (c). Since the spontaneous light corpuscle child 60 of drawing 7 emits light by the brightness corresponding to the magnitude of a current, dispersion in the property of such 2nd transistor Tr2 causes dispersion in the luminescence brightness in a spontaneous light type display.

[0004] Drawing 9 shows the drive circuit proposed in order to improve dispersion in the luminescence brightness in the above spontaneous light type displays. This drive circuit is shown in bibliography "R. M. A. Dawson, et al., "Design of an Improved Pixel for a Polysilicon Active -Matrix Organic LED Display ", SID 98DIGEST, 4.2, pp. 11-14 (1998)", and corresponds to one pixel. Drawing 10 is the wave form chart showing timing of operation with the relation of the height of the time amount in this drive circuit, and applied voltage. In drawing 9, 1 is an organic electroluminescent element which consists of two electrodes which sandwich luminescent material and it, and constitutes a pixel. The selection line which supplies the signal level which chooses the pixel of the object for which 2 performs brightness control, The brightness data line with which 3 supplies the electrical potential difference corresponding to brightness, the 1st transistor from which 4 will be in switch-on or non-switch-on with the signal of the selection line 2, The 1st and 2nd capacitors by which 5 and 6 hold the electrical potential difference corresponding to the signal-level component of the brightness data line 3, The 2nd transistor by which 7 controls the current value of the organic electroluminescent element 1 corresponding to the potential difference  $V_{gs}$  of g points over s points, The 1st

control signal line which supplies the 3rd transistor to which 8 connects or intercepts g points and d points, and the signal level by which 9 controls the 3rd transistor 8 to switch-on or non-switch-on, The 4th transistor to which 10 connects or intercepts the organic electroluminescent element 1 and the 2nd transistor 7, and 11 are 2nd control signal line which supplies the signal level which controls the 4th transistor 10 to switch-on or non-switch-on. An electrical-potential-difference supply line for 12 to supply an electrical potential difference to the organic electroluminescent element 1 and 13 are grounds. In addition, the above 1st - the 4th transistor are FET of a P channel mold.

[0005] Next, actuation is explained. Each electrical potential difference shown in drawing 10 is given to the brightness data line 3, the 1st control signal line 9, the 2nd control signal line 11, and the selection line 2 noting that a forward electrical potential difference is impressed to the electrical-potential-difference supply line 12, when the whole of the 1st to 4th transistor of drawing 9 is FET of a P channel mold. The 1st transistor 4 flows at time of day t1 first, and the pixel constituted by the organic electroluminescent element 1 is chosen. The potential of the brightness data line at this time is the potential V0 corresponding to brightness zero. A transistor 8 flows in t2 and the potential difference Vgs of g points over s points becomes a value lower than the threshold voltage Vt (negative value) of the 2nd transistor 7. At this time, a current flows to the organic electroluminescent element 1. If the 4th transistor 10 is un-flowing by t3, the charge of a capacitor 6 will discharge through the 3rd transistor 8 until Vgs reaches the threshold voltage Vt of the 2nd transistor 7. The 3rd transistor 8 is made un-flowing by t4, and the condition of Vgs=Vt is made to hold with the charge of a capacitor.

[0006] Next, if only a brightness data electrical potential difference (negative value) decreases the electrical potential difference of the brightness data line 3 from V0 to change [a brightness data electrical potential difference], i.e., V0+, by t5, Vgs will serve as electrical-potential-difference Vs+Vt adding the electrical potential difference Vs (negative value) proportional to a brightness data electrical potential difference, and the threshold voltage Vt of the 2nd transistor 7. Since [ t6 / the 1st transistor 4 ] un-flowing, supply of a brightness data electrical potential difference is suspended by t7, and the condition of Vgs=Vs+Vt is made to hold. As shown in this relational expression, at this time, to Vs, threshold voltage Vt becomes zero equivalent and the 2nd transistor 7 operates. These processes of a series of are brightness data write-in periods, and if t8 is made to flow through a transistor 10 in this condition, the current corresponding to Vs will flow and emit light to the organic electroluminescent element 1. This luminescence condition is maintained until it performs the next data writing. Since this circuit can compensate independently with each pixel the threshold voltage of the 2nd transistor 7 which controls, the current, i.e., the brightness, of the organic electroluminescent element 1, it has the advantage that dispersion in the brightness produced by dispersion in the threshold voltage Vt in the 2nd transistor 7 which controls each pixel can be controlled.

[0007]

[Problem(s) to be Solved by the Invention] Although dispersion in the threshold voltage Vt in the 2nd transistor 7 corresponding to each pixel can cancel the effect affect the relation of brightness precision, i.e., the brightness of the organic electroluminescent element 1 to brightness data, as the drive circuit of the conventional example is shown in drawing 9 As explanation of the above-mentioned actuation described, a current flows to the organic electroluminescent element 1 at the period when the 3rd transistor 8 will be in switch-on at the time of day t2 of drawing 10 at, and Vgs becomes a low value from a threshold. Furthermore, when making the 4th transistor 10 un-flowing by t3 after that, the electrical potential difference of the 2nd control signal line 11 changes, but since a capacitor component is in the gate electrode of the 4th transistor 10, the charging current to this capacitor component flows through the organic electroluminescent element 1. Moreover, in order that two electrodes which sandwich the luminescent material of the organic electroluminescent element 1 may act as an electrode of a capacitor unescapable, the charge accumulated here flows the luminescent material of the organic electroluminescent element 1 as the discharge current at the "off" period of the 4th transistor 10.

[0008] It is as mentioned above within the period when the pixel is chosen, and generates in the time amount by the time ( drawing 10 t3) of the 4th transistor 10 starting to un-flow from the time ( drawing 10 t2) of the 3rd transistor 8 starting to flow, and all are noise currents unrelated to a brightness data signal, and these currents have the problem of producing unnecessary luminescence and causing the fall of brightness precision.

[0009] This invention is made in order to solve this trouble, it prevents unnecessary luminescence of the organic electroluminescent element 1 by the noise current of the data write-in period of each pixel, and aims at obtaining a spontaneous light type display with a high brightness precision.

[0010]

[Means for Solving the Problem] The selection line which chooses the pixel of the object for which the 1st configuration of this invention performs brightness control, The 1st transistor which will be in switch-on or non-switch-on with the signal of the brightness data line which supplies the electrical potential difference corresponding to brightness, and a selection line, The 1st and 2nd capacitors holding the electrical potential difference from the brightness data line, the 2nd transistor which controls a spontaneous light corpuscle child's current value, The 3rd transistor which connects or intercepts the 2nd gate and drain of a transistor, The 1st control signal line which supplies the signal level which controls the 3rd transistor to switch-on or non-switch-on, The 4th transistor which connects or intercepts the 2nd transistor with a spontaneous light corpuscle child, In the spontaneous light type display equipped with the drive circuit which consists of electrical-potential-difference supply lines for supplying an electrical potential difference to the 2nd control signal line and spontaneous light corpuscle child which supplies the signal level which controls the 4th transistor to switch-on or non-switch-on It has the switching element which can short-circuit the above-mentioned spontaneous light corpuscle child's electrode.

[0011] The 2nd configuration of this invention is a spontaneous light type display by the 1st configuration, and is using the spontaneous light corpuscle child as the organic electroluminescent element.

[0012] The 3rd configuration of this invention is a spontaneous light type indicating equipment by the 1st or 2nd configuration, and is setting the switching element to FET.

[0013] The 4th configuration of this invention is a spontaneous light type indicating equipment by the 1st - one of the 3rd configurations, and is sharing with a selection line or the 1st control signal line the signal line which supplies the signal which operates the above-mentioned switching element.

[0014] The 5th configuration of this invention is a spontaneous light type indicating equipment by the 1st - one of the 4th configurations, and the above-mentioned switching element has connected the resistance element to a serial to the 4th transistor at the period which is switch-on.

[0015]

[Embodiment of the Invention] Below, the gestalt of implementation of this invention is explained based on drawing. In addition, the same sign shows the same or a considerable part among each drawing.

Gestalt 1. drawing 1 and drawing 2 of operation are the circuit diagram and the wave form chart showing the drive circuit and the timing for explaining the means of the noise current control by the gestalt 1 of implementation of this invention, and, specifically, the circuit diagram and drawing 2 which show a drive circuit when drawing 1 uses all the transistors as the P channel mold FET with the application of a transistor as said switching element are the wave form chart showing the timing of each signal level in drawing 1 of operation. In drawing 1, the configurations from 1 to 13 are the same as the configuration of drawing 8. The 5th transistor of the P channel mold FET which carried out parallel connection of 14 to the organic electroluminescent element 1, and 15 are 3rd control signal line which supplies the signal level which controls the 5th transistor 14 un-flowing [ a flow or ]. it is within the period when the pixel is chosen (t1-t8 of drawing 2), and the time amount by the time (said -- t4) or subsequent ones of a transistor 10 starting to un-flow from the time (said -- t3) or before of a transistor 8 starting to flow is made to flow through a transistor 14 in the brightness data write-in period of the drive circuit of this drawing The two above-mentioned electrodes which constitute the organic electroluminescent element 1 by this actuation short-circuit. Although an unnecessary current flows to the organic electroluminescent element 1 at the period when the 3rd transistor 8 flows in drawing 8 at, and Vgs becomes a low value from a threshold, in drawing 1, this current flows the 5th transistor 14 and does not flow to the organic electroluminescent element 1. Furthermore, also when changing the electrical potential difference of the 2nd control signal line 11 that the 4th transistor 10 should be made to un-flowing in order to make Vgs equal to the threshold voltage of the 2nd transistor 7, the charging current of the capacitor component of the gate electrode in the 4th transistor 10 flows the 5th transistor 14, and does not flow to the organic electroluminescent element 1. Moreover, since the charge accumulated in two electrodes of the organic electroluminescent element 1 discharges through the 5th transistor 14, the current by this charge does not flow the organic electroluminescent element 1.

[0016] Hereafter, actuation of the drive circuit of drawing 1 is explained in order of t10 from time of day t1 in the wave form chart of drawing 2. It is in the condition before rewriting the data of a pixel before time of day t1, and the current according to brightness data is flowing to the organic electroluminescent element 1. The 1st transistor 4 flows at time of day t1, and a pixel is chosen. Since two electrodes which the 5th transistor 14 flows

at time of day  $t_2$ , and constitute the organic electroluminescent element 1 short-circuit, a current will not flow to the organic electroluminescent element 1, and luminescence stops. The charge accumulated in the organic electroluminescent element 1 at coincidence discharges through the 5th transistor 14. The 3rd transistor 8 flows at time of day  $t_3$ , and  $V_{gs}$  becomes a low electrical potential difference from the threshold voltage of the 2nd transistor 7. Although a current flows to the 4th transistor 10 at this time, since two electrodes which constitute the organic electroluminescent element 1 from last time of day  $t_2$  have short-circuited, the current which flows the 4th transistor 10 flows the 5th transistor 14, and does not flow to the organic electroluminescent element 1. That is, the current which flows the 4th transistor 10 bypasses the 5th transistor 14, and flows. At this time, the charging current to the capacitor component of the 4th transistor 10 also flows the 5th transistor 14, and does not flow to the organic electroluminescent element 1. At time of day  $t_4$ , the 4th transistor 10 is un-flowing and  $V_{gs}$  becomes equal to the threshold voltage of the 2nd transistor 7. The 3rd transistor 8 is un-flowing at time of day  $t_5$ , and the threshold voltage of the 2nd transistor 7 is held at the 2nd capacitor 6. The 5th transistor 14 is un-flowing at time of day  $t_6$ . Since the 5th transistor 14 does not act on the drive of a pixel by  $t_{10}$  from the time of day  $t_7$  of drawing 2, it operates like the conventional drive circuit shown in drawing 8 and drawing 9.

[0017] In the gestalt 1 of operation, although all of five transistors of a drive circuit explained the case where it was the P channel mold FET, a part or all transistors may be the N channel molds FET, and they have the same effectiveness as the gestalt 1 of the above-mentioned implementation. There is the same effectiveness as the gestalt 1 of the above-mentioned implementation that the component for which the 2nd transistor 7 has a current control function, and transistors other than this should just be components which have a switching function. Moreover, in the gestalt 1 of the above-mentioned operation, although the organic electroluminescent element was used for the spontaneous light corpuscle child, also in the spontaneous light type display using spontaneous light corpuscle children, such as inorganic [ EL ], the same effectiveness as the gestalt 1 of the above-mentioned implementation is acquired.

[0018] Gestalt 2. drawing 3 of operation is a circuit diagram for explaining the drive circuit which controls the noise current by the gestalt 2 of implementation of this invention. In drawing 3, the 3rd control signal line 15 and selection line 2 of drawing 1 are shared. If the drive circuit of drawing 3 is operated based on the wave form chart explaining the timing of drawing 9 of operation, since it is made to flow through the 5th transistor 14 within the limits of after the time of the 4th transistor 10 starting to un-flow from the time or before of being within the period when the pixel is chosen and the 3rd transistor 8 starting to flow, there is the same effectiveness as the gestalt 1 of operation. Furthermore, a signal line decreases and it is effective in complication of circuitry being avoidable.

[0019] Gestalt 3. drawing 4 of operation is a circuit diagram for explaining the drive circuit which controls the noise current by the gestalt 3 of implementation of this invention. In drawing 4, the 3rd control signal line 15 of drawing 1 and the 1st control signal line 9 are shared. If the drive circuit of drawing 4 is operated based on the wave form chart explaining the timing of drawing 9 of operation, since it is made to flow through the 5th transistor 14 within the limits of after the time of the 4th transistor 10 starting to un-flow from the time or before of being within the period when the pixel is chosen and the 3rd transistor 8 starting to flow, there is the same effectiveness as the gestalt 1 of operation. Furthermore, a signal line decreases and it is effective in complication of circuitry being avoidable.

[0020] Gestalt 4. drawing 5 of operation is a circuit diagram for explaining the drive circuit which controls the noise current by the gestalt 4 of implementation of this invention. In drawing 5, the resistance element 16 was inserted between the 2nd transistor 7 of drawing 1, and the 4th transistor 10, and the 6th transistor 17 is connected to a resistance element 16 at juxtaposition. The drive circuit of drawing 5 is operated based on the timing chart of drawing 2, and at least, the period of switch-on is changed un-flowing and a transistor 14 changes the 6th transistor 17 into the condition of a flow at the other period. Consequently, since in addition to the same effectiveness as the gestalt 1 of the aforementioned operation a transistor 14 is inserted in a transistor 10 and a resistance element 16 is inserted in a serial at the period of switch-on, the current which flows the 2nd, 4th, and 5th transistors 7, 10, and 14 is made small, and the effectiveness that power consumption can be reduced is in the period when the 3rd transistor 8 flows at and  $V_{gs}$  becomes a low value from a threshold.

[0021] Gestalt 5. drawing 6 of operation is a circuit diagram for explaining the drive circuit which shows the gestalt 5 of implementation of this invention and controls a noise current. In drawing 6, the resistance element 16 was inserted between the organic electroluminescent element 1 and the 4th transistor 10, and the 6th transistor 17 is connected to a resistance element 16 at juxtaposition. The drive circuit of drawing 6 is operated

based on the timing chart of drawing 2 , and at least, the period of switch-on is changed un-flowing and the 5th transistor 14 changes the 6th transistor 17 into the condition of a flow at the other period. Consequently, since in addition to the same effectiveness as the gestalt 1 of the aforementioned operation the 5th transistor 14 is inserted in the 4th transistor 10 and a resistance element 16 is inserted in a serial at the period of switch-on The current which flows the 2nd, 4th, and 5th transistors 7, 10, and 14 is made small, and the effectiveness that power consumption can be reduced is in the period when the 3rd transistor 8 flows at and  $V_{gs}$  becomes a low value from a threshold. Furthermore, the charging current to the capacitor component of the 4th transistor 10 is made small, and it is effective in the ability to reduce power consumption.

[0022] When the 5th transistor 14 is the P channel mold FET, in operation \*\*\*\*\* 4 and 5, the 6th transistor 17 The N channel mold FET By considering as the configuration to which a flow and un-flowing become reverse mutually with the same control signal, such as using the 6th transistor 17 as the P channel mold FET when the 5th transistor 14 is the N channel mold FET Drawing 5 and the 4th control signal line 18 of drawing 6 can be shared with the 3rd control signal line 15, and are effective in the ability to lessen a control signal line.

Moreover, this configuration is applicable also to the gestalt 2 of operation, or 3. In explanation of the gestalten 2-4 of operation, although the organic electroluminescent element was mentioned as the example as an electroluminescent element, even if it uses other spontaneous light corpuscle children, such as inorganic [ EL ], there is same effectiveness.

[0023]

[Effect of the Invention] Since it was made to short-circuit a spontaneous light corpuscle child's electrode by the switching element according to the 1st of this invention - the 3rd configuration when writing a luminance signal in the drive circuit of each pixel of a spontaneous light type indicating equipment, the noise current which flows the above-mentioned spontaneous light corpuscle child can be controlled, and it is effective in a spontaneous light type indicating equipment with a high brightness precision being obtained.

[0024] Since the signal line which supplies the signal which operates the above-mentioned switching element in the configuration of the configurations 1-3 of this invention was shared with a selection line or the 1st control signal line according to the 4th configuration of this invention, a signal line decreases and it is effective in complication of circuitry being avoidable.

[0025] since according to the 5th configuration of this invention the above-mentioned switching element looked the resistance element like [ the 4th transistor ] and connected with the serial in the configuration of the configurations 1-4 of this invention at the period which is switch-on, the current which flows a transistor is made small and it is effective in the ability to reduce power consumption.

---

[Translation done.]



## \* NOTICES \*

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

## DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1] It is a circuit diagram for explaining the drive circuit by the gestalt 1 of implementation of this invention.

[Drawing 2] It is a wave form chart for explaining actuation of the drive circuit by the gestalt 1 of implementation of this invention.

[Drawing 3] It is a circuit diagram for explaining the drive circuit by the gestalt 2 of implementation of this invention.

[Drawing 4] It is a circuit diagram for explaining the drive circuit by the gestalt 3 of implementation of this invention.

[Drawing 5] It is a circuit diagram for explaining the drive circuit by the gestalt 4 of implementation of this invention.

[Drawing 6] It is a circuit diagram for explaining the drive circuit by the gestalt 5 of implementation of this invention.

[Drawing 7] It is a circuit diagram for explaining the conventional drive circuit.

[Drawing 8] It is a property Fig. for explaining the threshold voltage of a transistor and the relation of a drain current which control the current of the light emitting device in the former.

[Drawing 9] It is a circuit diagram for explaining the conventional drive circuit.

[Drawing 10] It is a wave form chart for explaining actuation of the conventional drive circuit.

[Description of Notations]

1 Organic Electroluminescent Element, 2 Selection Line 3 Brightness Data Line, 4 The 1st transistor, 5 The 1st capacitor, 6 The 2nd capacitor, The 7 2nd transistor, 8 The 3rd transistor, 9 The 1st control signal line, The 10 4th transistor, 11 The 2nd control signal line, 12 Electrical-potential-difference supply line 14 The 5th transistor, 15 The 3rd control signal line, 16 A resistance element, 17 The 6th transistor, 18 4th control signal line.

---

[Translation done.]

\* NOTICES \*

JPO and INPIT are not responsible for any damages caused by the use of this translation.

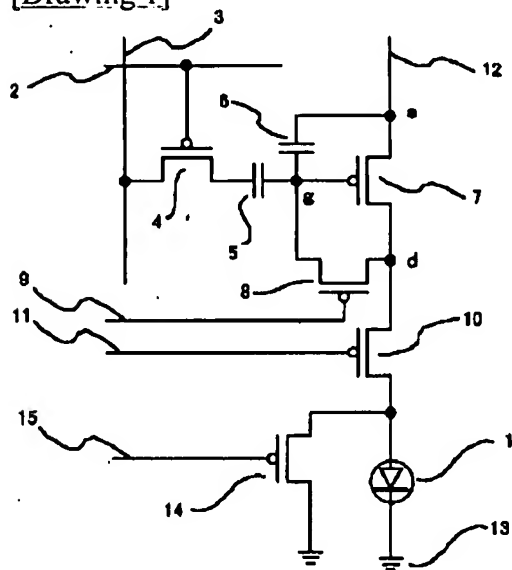
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

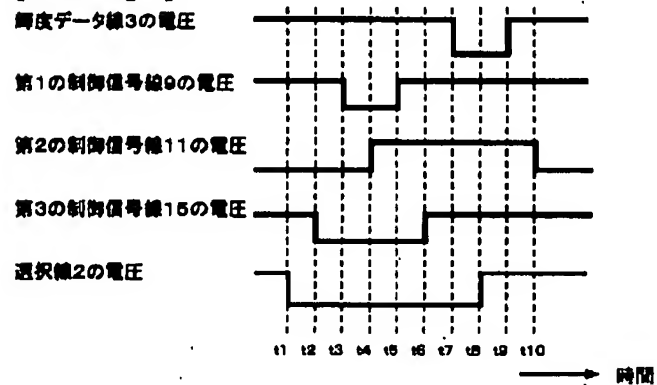
DRAWINGS

---

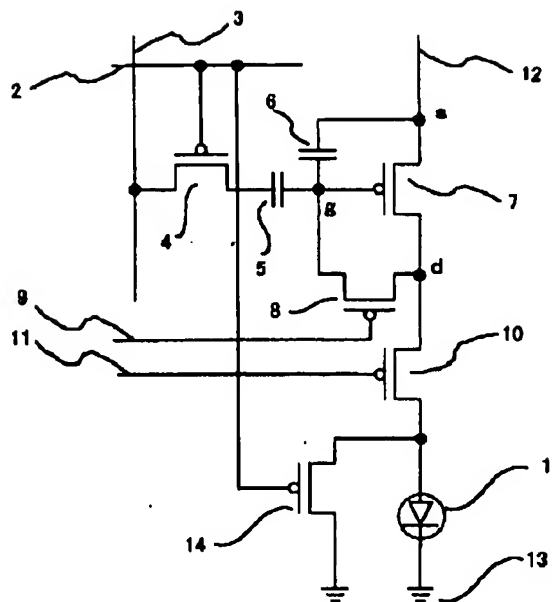
[Drawing 1]



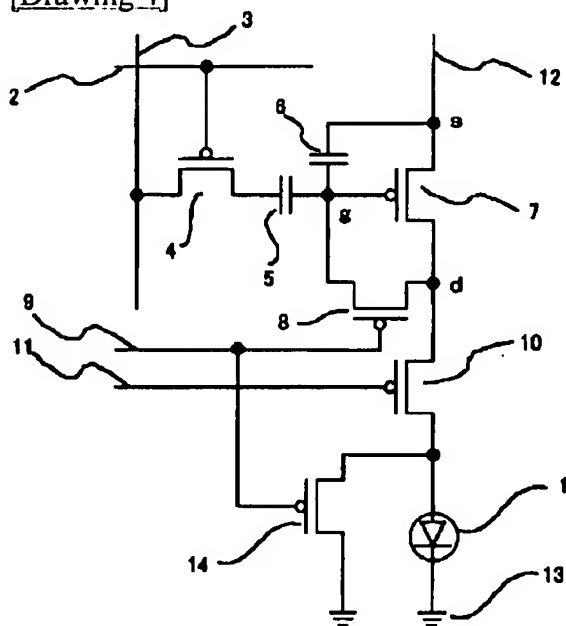
[Drawing 2]



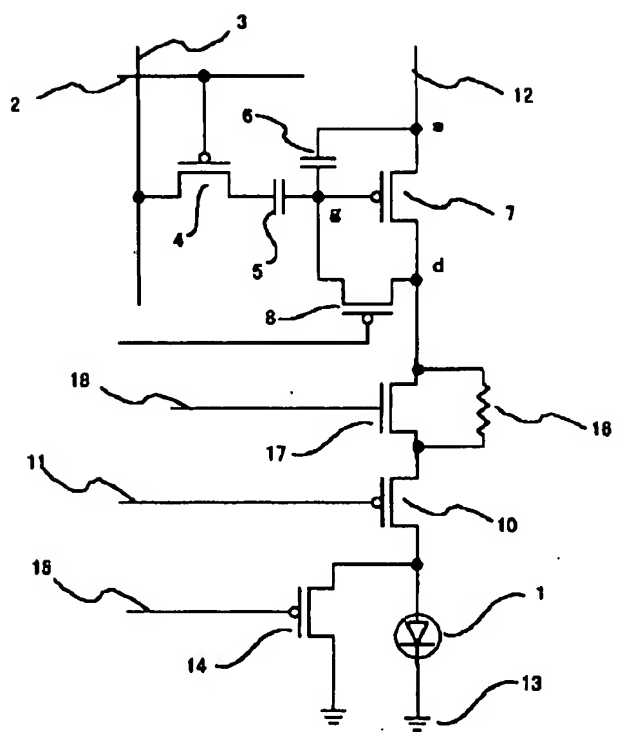
[Drawing 3]



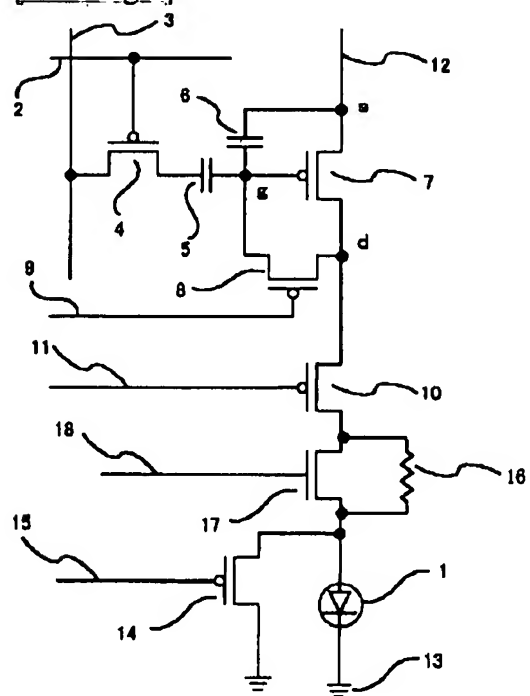
[Drawing 4]



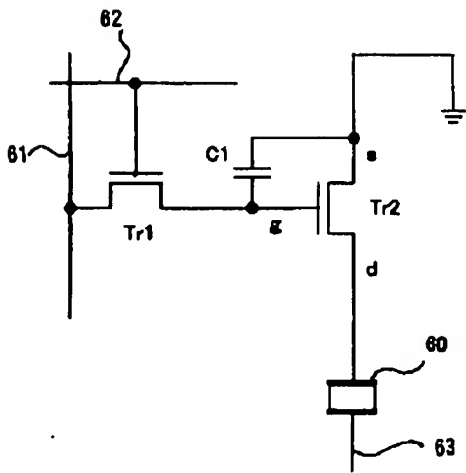
[Drawing 5]



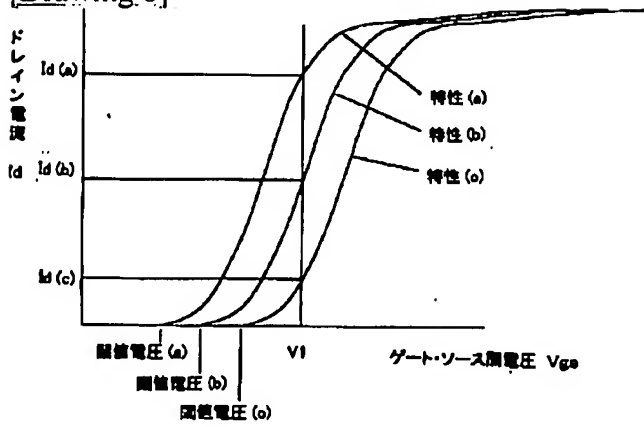
[Drawing 6]



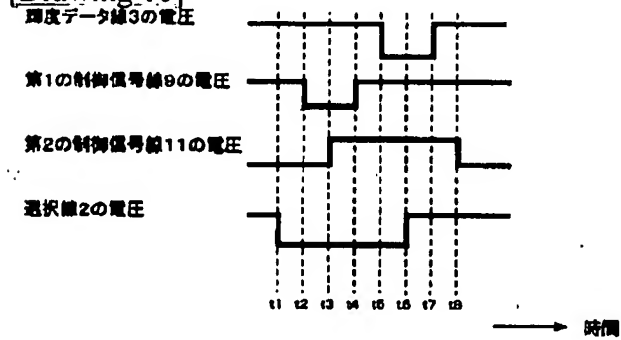
[Drawing 7]



[Drawing 8]



[Drawing 10]



[Drawing 9]



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-351401

(P2002-351401A)

(43) 公開日 平成14年12月6日 (2002. 12. 6)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード <sup>*</sup> (参考)
G 0 9 G 3/30		G 0 9 G 3/30	J 3 K 0 0 7
3/20	6 2 4	3/20	6 2 4 B 5 C 0 8 0
	6 4 2		6 4 2 C
H 0 5 B 33/14		H 0 5 B 33/14	A

審査請求 未請求 請求項の数 5 O L (全 8 頁)

(21) 出願番号 特願2001-253989(P2001-253989)  
 (22) 出願日 平成13年8月24日(2001. 8. 24)  
 (31) 優先権主張番号 特願2001-80427(P2001-80427)  
 (32) 優先日 平成13年3月21日(2001. 3. 21)  
 (33) 優先権主張国 日本 (J P)

(71) 出願人 000006013  
 三菱電機株式会社  
 東京都千代田区丸の内二丁目2番3号  
 (72) 発明者 岡部 正志  
 東京都千代田区丸の内二丁目2番3号 三  
 菱電機株式会社内  
 (72) 発明者 井上 満夫  
 東京都千代田区丸の内二丁目2番3号 三  
 菱電機株式会社内  
 (74) 代理人 100102439  
 弁理士 宮田 金雄 (外1名)

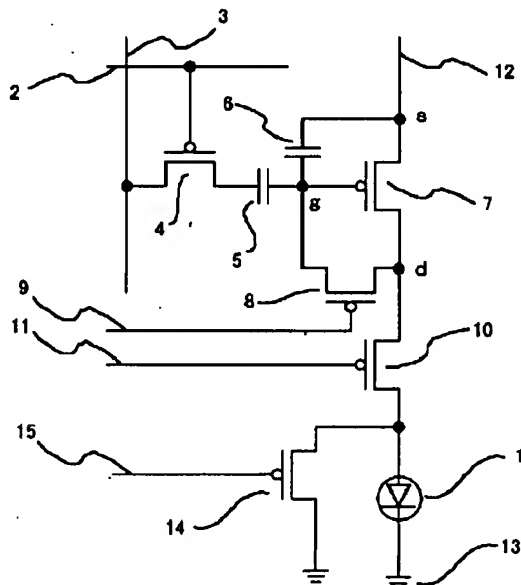
最終頁に続く

(54) 【発明の名称】 自発光型表示装置

(57) 【要約】

【課題】 この発明はアクティブマトリックス方式による自発光型表示装置の駆動回路において、自発型の発光素子の電流を制御するトランジスタの閾値電圧のばらつきを補償する際に、自発光型の発光素子にノイズ電流が流れるという問題があった。

【解決手段】 自発光型の発光素子の電極を短絡することが可能なスイッチング素子を設け、発光素子にノイズ電流が流れる時間に該スイッチング素子を導通させ、該スイッチング素子をバイパスしてノイズ電流を流すことにより、自発光型の発光素子にノイズ電流がながれることを防止した自発光型表示装置を構成する。



## 【特許請求の範囲】

【請求項 1】 輝度制御を行う対象の画素を選択する選択線、輝度に対応した電圧を供給する輝度データ線、選択線の信号によって導通状態または非導通状態になる第 1 のトランジスタ、輝度データ線からの電圧を保持する第 1 及び第 2 のコンデンサ、自発光素子の電流値を制御する第 2 のトランジスタ、第 2 のトランジスタのゲートとドレインを接続または遮断する第 3 のトランジスタ、第 3 のトランジスタを導通状態または非導通状態に制御する信号電圧を供給する第 1 の制御信号線、発光素子と第 2 のトランジスタを接続または遮断する第 4 のトランジスタ、第 4 のトランジスタを導通状態または非導通状態に制御する信号電圧を供給する第 2 の制御信号線、及び上記自発光素子へ電圧を供給するための電圧供給線から構成される駆動回路を備えた自発光型表示装置において、上記自発光素子の電極を短絡することが可能なスイッチング素子を備えたことを特徴とする自発光型表示装置。

【請求項 2】 上記自発光素子が有機エレクトロルミネッセンス素子である請求項 1 記載の自発光型表示装置。

【請求項 3】 上記スイッチング素子が FET である請求項 1 又は 2 記載の自発光型表示装置。

【請求項 4】 上記スイッチング素子を動作する信号を供給する信号線を、選択線または第 1 の制御信号線と共用する請求項 1 ～ 3 のいずれかに記載の自発光型表示装置。

【請求項 5】 上記スイッチング素子が導通状態である期間に、抵抗素子が第 4 のトランジスタに直列に接続される請求項 1 ～ 4 のいずれかに記載の自発光型表示装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、アクティブマトリックス方式による自発光型表示装置における自発光素子（自発光型の発光素子）の輝度制御に関するものである。

【0002】

【従来の技術】 図 7 は、例えば引用文献「T. P. Brody, et al., "A 6×6-in 20-lpi Electroluminescent Display Panel," IEEE Trans. on Electron Devices, Vol. ED-22, No. 9, pp. 739-748 (1975)」に示されたアクティブマトリックス方式による自発光型表示装置の画素 1 個に対応した従来の駆動回路である。Tr1 は第 1 のトランジスタであり、スイッチング素子として動作する。Tr2 は第 2 のトランジスタであり、自発光素子の電流を制御する駆動素子として動作する。C1 は第 1 のトランジスタ Tr1 のドレイン端子に接続されているコンデンサである。第 2 のトランジスタ Tr

2 のドレイン端子には、自発光素子 60 が接続されている。次に動作について説明する。まず、第 1 のトランジスタ Tr1 のゲート端子には選択線 61 の電圧が印加される。この時にソース端子に輝度データ線 62 から輝度データが所定の電圧で印加されると、第 1 のトランジスタ Tr1 のドレイン端子に接続されたコンデンサ C1 には輝度データの大きさに対応した電圧レベル V1 が保持される。第 2 のトランジスタ Tr2 のゲート電圧に保持される電圧レベル V1 の大きさがドレイン電流を流すのに十分な大きさであれば、電圧レベル V1 の大きさに対応した電流が電圧供給線 63 から第 2 のトランジスタ Tr2 のドレインに流れる。このドレイン電流が自発光素子の電流となり発光する。

【0003】 図 8 は、このような動作で発光する場合の輝度ばらつきの発生について説明するための特性図であり、第 2 のトランジスタ Tr2 のゲート・ソース間の電圧 Vgs とドレイン電流 Id の絶対値の関係を示したものである。製造上の要因で表示パネル全域にわたり同一特性の FET が得られない場合、閾値電圧 Vt に例えば図 8 の (a)、(b) 及び (c) に示すようなばらつきが生じる。このような特性をもつ第 2 のトランジスタ Tr2 のゲート・ソース間に電圧レベル V1 が印加されると、ドレイン電流の大きさは Id (a) から Id (c) の幅でばらつく。図 7 の自発光素子 60 は電流の大きさに対応した輝度で発光するため、このような第 2 のトランジスタ Tr2 の特性におけるばらつきが自発光型表示装置における発光輝度のばらつきの原因となる。

【0004】 図 9 は、上記のような自発光型表示装置における発光輝度のばらつきを改善するため提案された駆動回路を示す。この駆動回路は、例えば引用文献「R. M. A. Dawson, et al., "Design of an Improved Pixel for a Polysilicon Active-Matrix Organic LED Display", SID 98 DIGEST, 4, 2, pp. 11-14 (1998)」に示されており、画素 1 個に対応するものである。図 10 はこの駆動回路における時間と印加電圧の高低の関係により、動作タイミングを示す波形図である。図 9 において、1 は発光材料とそれを挟む 2 つの電極で構成され、画素を構成する有機エレクトロルミネッセンス素子である。2 は輝度制御を行う対象の画素を選択する信号電圧を供給する選択線、3 は輝度に対応した電圧を供給する輝度データ線、4 は選択線 2 の信号によって導通状態または非導通状態になる第 1 のトランジスタ、5 及び 6 は輝度データ線 3 の信号電圧成分に対応した電圧を保持する第 1 及び第 2 のコンデンサ、7 は s 点に対する g 点の電位差 Vgs に対応して有機エレクトロルミネッセンス素子 1 の電流値を制御する第 2 のトランジスタ、8 は g 点と d 点を接続または遮断する第 3 のトランジスタ、9 は第 3 のトランジスタ 8 を導通状態ま



たは非導通状態に制御する信号電圧を供給する第1の制御信号線、10は有機エレクトロルミネッセンス素子1と第2のトランジスタ7を接続または遮断する第4のトランジスタ、11は第4のトランジスタ10を導通状態または非導通状態に制御する信号電圧を供給する第2の制御信号線である。12は有機エレクトロルミネッセンス素子1へ電圧を供給するための電圧供給線、13はアースである。なお、上記第1～第4のトランジスタはPチャネル型のFETである。

【0005】次に、動作について説明する。図9の第1から第4のトランジスタが全てPチャネル型のFETである場合、電圧供給線12には正の電圧が印加されるとして、図10に示す各電圧を輝度データ線3、第1の制御信号線9、第2の制御信号線11、及び選択線2に与える。まず時刻t1で第1のトランジスタ4が導通して、有機エレクトロルミネッセンス素子1により構成された画素が選択される。このときの輝度データ線の電位は輝度ゼロに対応した電位V0である。t2でトランジスタ8が導通しs点に対するg点の電位差Vgsが第2のトランジスタ7の閾値電圧Vt(負値)よりも低い値になる。このとき有機エレクトロルミネッセンス素子1に電流が流れる。t3で第4のトランジスタ10が非導通になると、Vgsが第2のトランジスタ7の閾値電圧Vtに到達するまでコンデンサ6の電荷が第3のトランジスタ8を通じて放電する。t4で第3のトランジスタ8を非導通にし、コンデンサの電荷によりVgs=Vtの状態を保持させる。

【0006】次に、t5で輝度データ線3の電圧をV0から輝度データ電圧(負値)だけ変化、すなわちV0+(輝度データ電圧)に減少させると、Vgsは輝度データ電圧に比例した電圧Vs(負値)と第2のトランジスタ7の閾値電圧Vtを加算した電圧Vs+Vtとなる。t6で第1のトランジスタ4を非導通としてからt7で輝度データ電圧の供給を停止し、Vgs=Vs+Vtの状態を保持させる。この関係式が示すように、このとき第2のトランジスタ7はVsに対して閾値電圧Vtが等価的に零になって動作する。これらの一連の過程が輝度データ書き込み期間であり、この状態でt8にトランジスタ10を導通させると、有機エレクトロルミネッセンス素子1にVsに対応した電流が流れて発光する。この発光状態は次のデータ書き込みを行うまで維持される。この回路は、有機エレクトロルミネッセンス素子1の電流すなわち輝度を制御する第2のトランジスタ7の閾値電圧を各画素で独立して補償することができるため、各画素を制御する第2のトランジスタ7における閾値電圧Vtのばらつきにより生ずる輝度のばらつきを抑制できるという利点がある。

【0007】

【発明が解決しようとする課題】従来例の駆動回路は、図9に示すように、各画素に対応する第2のトランジ

スタ7における閾値電圧Vtのばらつきが輝度精度、すなわち輝度データに対する有機エレクトロルミネッセンス素子1の輝度の関係に及ぼす影響を解消することができるが、上記の動作の説明で述べたように、図10の時刻t2で第3のトランジスタ8が導通状態となってVgsが閾値よりも低い値になる期間に、有機エレクトロルミネッセンス素子1に電流が流れる。さらに、その後t3で第4のトランジスタ10を非導通にするときに第2の制御信号線11の電圧が変化するが、第4のトランジスタ10のゲート電極にコンデンサ成分があるため、このコンデンサ成分への充電電流が有機エレクトロルミネッセンス素子1を通じて流れる。また、有機エレクトロルミネッセンス素子1の発光材料を挟む2つの電極は不可避免的にコンデンサの電極として作用するため、ここに蓄積される電荷は第4のトランジスタ10の非導通期間に放電電流として有機エレクトロルミネッセンス素子1の発光材料を流れる。

【0008】これらの電流は上記のように、画素が選択されている期間内であって、第3のトランジスタ8が導通に転じる時点(図10ではt2)から第4のトランジスタ10が非導通に転じる時点(図10ではt3)までの時間に発生し、いずれも輝度データ信号には無関係なノイズ電流であり、不要な発光を生じて輝度精度の低下を招くという問題がある。

【0009】この発明は、この問題点を解決するためになされたものであり、各画素のデータ書き込み期間のノイズ電流による有機エレクトロルミネッセンス素子1の不要な発光を防ぎ、輝度精度の高い自発光型表示装置を得ることを目的とするものである。

【0010】

【課題を解決するための手段】この発明の第1の構成は、輝度制御を行う対象の画素を選択する選択線、輝度に対応した電圧を供給する輝度データ線、選択線の信号によって導通状態または非導通状態になる第1のトランジスタ、輝度データ線からの電圧を保持する第1及び第2のコンデンサ、自発光素子の電流値を制御する第2のトランジスタ、第2のトランジスタのゲートとドレインを接続または遮断する第3のトランジスタ、第3のトランジスタを導通状態または非導通状態に制御する信号電圧を供給する第1の制御信号線、自発光素子と第2のトランジスタを接続または遮断する第4のトランジスタ、第4のトランジスタを導通状態または非導通状態に制御する信号電圧を供給する第2の制御信号線、及び自発光素子へ電圧を供給するための電圧供給線から構成される駆動回路を備えた自発光型表示装置において、上記自発光素子の電極を短絡することが可能なスイッチング素子を備えている。

【0011】この発明の第2の構成は、第1の構成による自発光型表示装置であって、自発光素子を有機エレクトロルミネッセンス素子としている。

【0012】この発明の第3の構成は、第1又は第2の構成による自発光型表示装置であって、スイッチング素子をFETとしている。

【0013】この発明の第4の構成は、第1～第3のいずれかの構成による自発光型表示装置であって、上記スイッチング素子を動作する信号を供給する信号線を、選択線又は第1の制御信号線と共用している。

【0014】この発明の第5の構成は、第1～第4のいずれかの構成による自発光型表示装置であって、上記スイッチング素子が導通状態である期間に、抵抗素子を第4のトランジスタに対し直列に接続している。

【0015】

【発明の実施の形態】以下で、この発明の実施の形態を図に基づいて説明する。なお、各図中、同一符号は同一又は相当部分を示している。

実施の形態1. 図1及び図2は、この発明の実施の形態1によるノイズ電流抑制の手段を説明するための駆動回路及びタイミングを示す回路図及び波形図であり、具体的には、図1は前記スイッチング素子としてトランジスタを適用してすべてのトランジスタをPチャネル型FETとした場合の駆動回路を示す回路図、図2は図1における各信号電圧の動作タイミングを示す波形図である。図1において、1から13までの構成は図8の構成と同一である。14は有機エレクトロルミネッセンス素子1に並列接続したPチャネル型FETの第5のトランジスタ、15は第5のトランジスタ14を導通または非導通に制御する信号電圧を供給する第3の制御信号線である。同図の駆動回路の輝度データ書き込み期間において、画素が選択されている期間内（図2の $t_1 \sim t_8$ ）であって、トランジスタ8が導通に転じる時点（同 $t_3$ ）以前からトランジスタ10が非導通に転じる時点（同 $t_4$ ）以降までの時間にトランジスタ14を導通させる。この動作によって有機エレクトロルミネッセンス素子1を構成する上記2つの電極が短絡する。図8においては第3のトランジスタ8が導通して $V_{gs}$ が閾値よりも低い値になる期間に有機エレクトロルミネッセンス素子1に不要な電流が流れるが、図1ではこの電流が第5のトランジスタ14を流れ有機エレクトロルミネッセンス素子1には流れない。さらに、 $V_{gs}$ を第2のトランジスタ7の閾値電圧に等しくさせる目的で第4のトランジスタ10を非導通にすべく第2の制御信号線11の電圧を変化させた際にも、第4のトランジスタ10におけるゲート電極のコンデンサ成分の充電電流は第5のトランジスタ14を流れ、有機エレクトロルミネッセンス素子1には流れない。また、有機エレクトロルミネッセンス素子1の2つの電極に蓄積された電荷は第5のトランジスタ14を介して放電されるため、この電荷による電流は有機エレクトロルミネッセンス素子1を流れない。

【0016】以下、図1の駆動回路の動作を、図2の波

形図において時刻 $t_1$ から $t_{10}$ の順に説明する。時刻 $t_1$ 以前は画素のデータを書き換える前の状態であり、輝度データに応じた電流が有機エレクトロルミネッセンス素子1に流れている。時刻 $t_1$ で第1のトランジスタ4が導通し画素が選択される。時刻 $t_2$ で第5のトランジスタ14が導通して有機エレクトロルミネッセンス素子1を構成する2つの電極が短絡されるため、有機エレクトロルミネッセンス素子1に電流が流れなくなり発光が停止する。同時に有機エレクトロルミネッセンス素子1に蓄積されている電荷が第5のトランジスタ14を通じて放電される。時刻 $t_3$ で第3のトランジスタ8が導通し $V_{gs}$ が第2のトランジスタ7の閾値電圧よりも低い電圧になる。このとき、第4のトランジスタ10には電流が流れるが、前の時刻 $t_2$ で有機エレクトロルミネッセンス素子1を構成する2つの電極が短絡されているため、第4のトランジスタ10を流れる電流は第5のトランジスタ14を流れ、有機エレクトロルミネッセンス素子1には流れない。すなわち、第4のトランジスタ10を流れる電流は第5のトランジスタ14をバイパスして流れる。このとき、第4のトランジスタ10のコンデンサ成分への充電電流も第5のトランジスタ14を流れ有機エレクトロルミネッセンス素子1には流れない。時刻 $t_4$ で第4のトランジスタ10が非導通になり、 $V_{gs}$ が第2のトランジスタ7の閾値電圧に等しくなる。時刻 $t_5$ で第3のトランジスタ8が非導通になり、第2のコンデンサ6に第2のトランジスタ7の閾値電圧が保持される。時刻 $t_6$ で第5のトランジスタ14が非導通になる。図2の時刻 $t_7$ から $t_{10}$ では第5のトランジスタ14は画素の駆動に作用しないので、図8および図9に示した従来の駆動回路と同様に動作する。

【0017】実施の形態1においては、駆動回路の5個のトランジスタは全てPチャネル型FETである場合について説明したが、一部もしくは全部のトランジスタがNチャネル型FETであってもよく、上記実施の形態1と同様の効果がある。第2のトランジスタ7は電流制御機能を有する素子、これ以外のトランジスタはスイッチング機能を有する素子であればよく、上記実施の形態1と同様の効果がある。また、上記の実施の形態1においては、自発光素子に有機エレクトロルミネッセンス素子を用いたが、無機EL等の自発光素子を用いた自発光型表示装置においても、上記実施の形態1と同様の効果が得られる。

【0018】実施の形態2. 図3は、この発明の実施の形態2によるノイズ電流を抑制する駆動回路を説明するための回路図である。図3においては、図1の第3の制御信号線15と選択線2が共用されている。図3の駆動回路を図9の動作タイミングを説明する波形図に基づいて動作させると、画素が選択されている期間内であって第3のトランジスタ8が導通に転じる時点以前から、第4のトランジスタ10が非導通に転じる時点以降の範囲

内で第5のトランジスタ14を導通させているので、実施の形態1と同様の効果がある。さらに、信号線が少なくなり、回路構成の複雑化を避けることができるという効果がある。

【0019】実施の形態3. 図4は、この発明の実施の形態3によるノイズ電流を抑制する駆動回路を説明するための回路図である。図4においては、図1の第3の制御信号線15と第1の制御信号線9が共用されている。図4の駆動回路を図9の動作タイミングを説明する波形図に基づいて動作させると、画素が選択されている期間内であって第3のトランジスタ8が導通に転じる時点以前から、第4のトランジスタ10が非導通に転じる時点以降の範囲内で第5のトランジスタ14を導通させているので、実施の形態1と同様の効果がある。さらに、信号線が少なくなり、回路構成の複雑化を避けることができるという効果がある。

【0020】実施の形態4. 図5は、この発明の実施の形態4によるノイズ電流を抑制する駆動回路を説明するための回路図である。図5においては、図1の第2のトランジスタ7と第4のトランジスタ10の間に抵抗素子16を挿入し、抵抗素子16に第6のトランジスタ17を並列に接続している。図5の駆動回路を図2のタイミングチャートにもとづいて動作させ、且つ、第6のトランジスタ17を少なくともトランジスタ14が導通状態の期間は非導通、それ以外の期間は導通の状態にする。その結果、前記の実施の形態1と同様の効果に加えて、トランジスタ14が導通状態の期間にはトランジスタ10に抵抗素子16が直列に挿入されるので、第3のトランジスタ8が導通してVgsが閾値よりも低い値になる期間に、第2、第4及び第5のトランジスタ7、10及び14を流れる電流を小さくして、消費電力を低減することができるという効果がある。

【0021】実施の形態5. 図6はこの発明の実施の形態5を示し、ノイズ電流を抑制する駆動回路を説明するための回路図である。図6においては、有機エレクトロルミネッセンス素子1と第4のトランジスタ10の間に抵抗素子16を挿入し、抵抗素子16に第6のトランジスタ17を並列に接続している。図6の駆動回路を図2のタイミングチャートに基づいて動作させ、且つ、第6のトランジスタ17を少なくとも第5のトランジスタ14が導通状態の期間は非導通、それ以外の期間は導通の状態にする。その結果、前記の実施の形態1と同様の効果に加えて、第5のトランジスタ14が導通状態の期間には第4のトランジスタ10に抵抗素子16が直列に挿入されるので、第3のトランジスタ8が導通してVgsが閾値よりも低い値になる期間に、第2、第4、及び第5のトランジスタ7、10及び14を流れる電流を小さくして、消費電力を低減することができるという効果がある。さらに、第4のトランジスタ10のコンデンサ成分への充電電流を小さくして、消費電力を低減すること

ができるという効果がある。

【0022】実施形態4及び5において、たとえば第5のトランジスタ14がPチャネル型FETの場合は第6のトランジスタ17をNチャネル型FET、第5のトランジスタ14がNチャネル型FETの場合は第6のトランジスタ17をPチャネル型FETとするなど、同一の制御信号で導通と非導通が互いに逆になる構成とすることにより、図5及び図6の第4の制御信号線18は第3の制御信号線15と共用でき、制御信号線を少なくできるという効果がある。また、この構成は実施の形態2もしくは3にも適用できる。実施の形態2～4の説明では、エレクトロルミネッセンス素子として有機エレクトロルミネッセンス素子を例に挙げたが、無機ELなど他の自発光素子を用いても同様の効果がある。

#### 【0023】

【発明の効果】この発明の第1～第3の構成によれば、自発光型表示装置の各画素の駆動回路に輝度信号を書き込む際に、自発光素子の電極をスイッチング素子により短絡するようにしたので、上記自発光素子を流れるノイズ電流を抑制することができ、輝度精度が高い自発光型表示装置が得られる効果がある。

【0024】この発明の第4の構成によれば、この発明の構成1～3の構成において、上記スイッチング素子を動作する信号を供給する信号線を、選択線または第1の制御信号線と共用したので、信号線が少なくなり、回路構成の複雑化を避けることができるという効果がある。

【0025】この発明の第5の構成によれば、この発明の構成1～4の構成において、上記スイッチング素子が導通状態である期間に、抵抗素子を第4のトランジスタに直列に接続したので、トランジスタを流れる電流を小さくして、消費電力を低減することができるという効果がある。

#### 【図面の簡単な説明】

【図1】 この発明の実施の形態1による駆動回路を説明するための回路図である。

【図2】 この発明の実施の形態1による駆動回路の動作を説明するための波形図である。

【図3】 この発明の実施の形態2による駆動回路を説明するための回路図である。

【図4】 この発明の実施の形態3による駆動回路を説明するための回路図である。

【図5】 この発明の実施の形態4による駆動回路を説明するための回路図である。

【図6】 この発明の実施の形態5による駆動回路を説明するための回路図である。

【図7】 従来の駆動回路を説明するための回路図である。

【図8】 従来における発光素子の電流を制御するトランジスタの閾値電圧とドレイン電流の関係を説明するための特性図である。

【図9】 従来の駆動回路を説明するための回路図である。

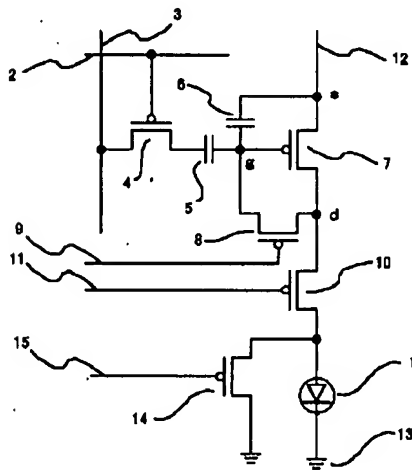
【図10】 従来の駆動回路の動作を説明するための波形図である。

【符号の説明】

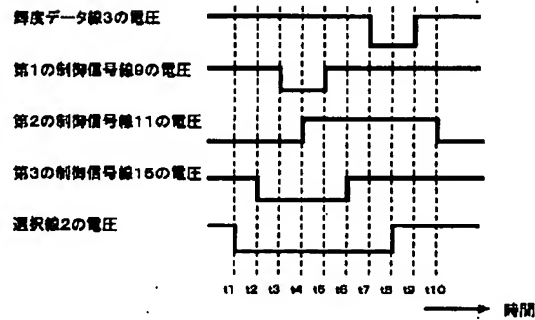
- 1 有機エレクトロルミネッセンス素子、2 選択線、3 輝度データ線、4 第1のトランジスタ、5 第

- 1のコンデンサ、6 第2のコンデンサ、7 第2のトランジスタ、8 第3のトランジスタ、9 第1の制御信号線、10 第4のトランジスタ、11 第2の制御信号線、12 電圧供給線、14 第5のトランジスタ、15 第3の制御信号線、16 抵抗素子、17 第6のトランジスタ、18 第4の制御信号線。

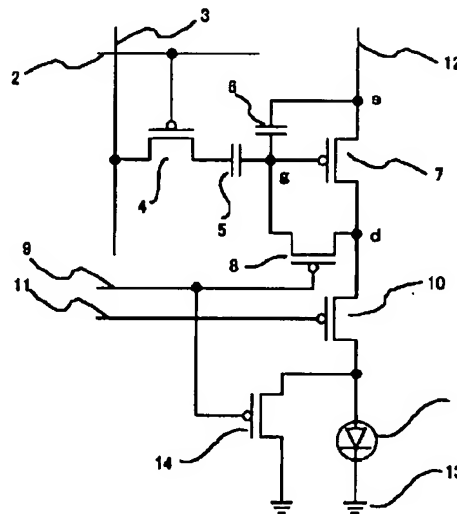
【図1】



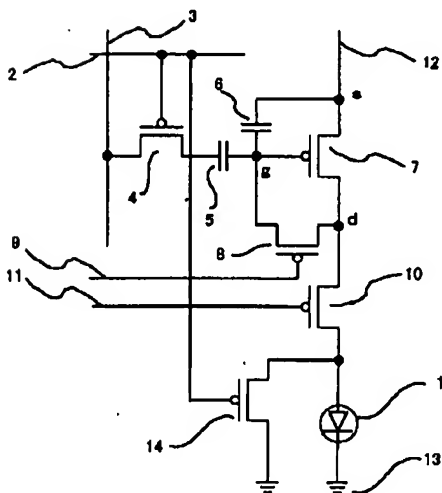
【図2】



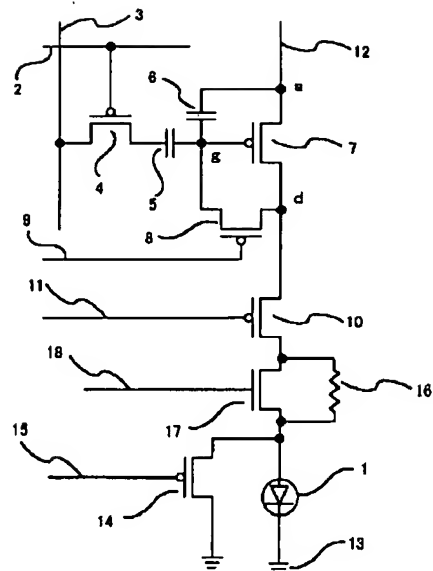
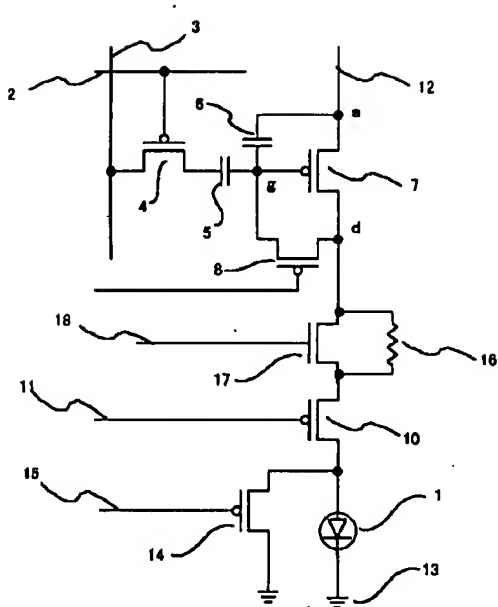
【図4】



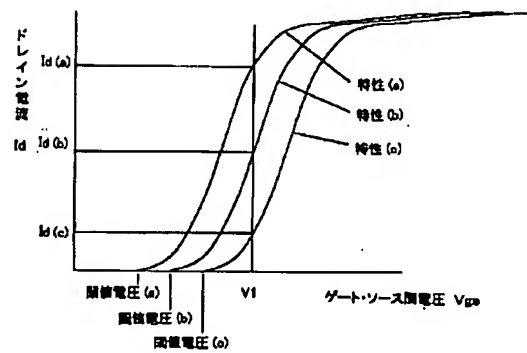
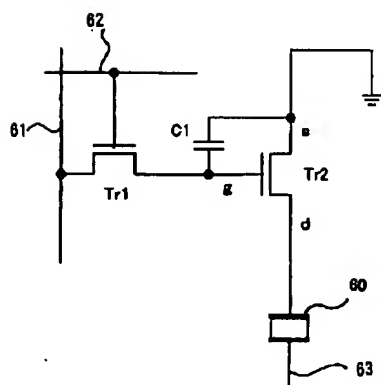
【図3】



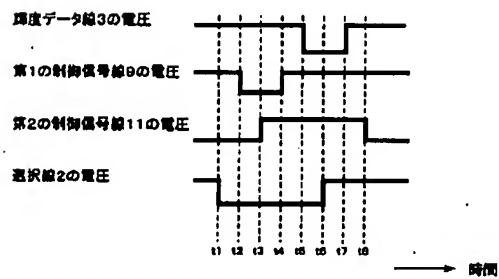
【図 6】



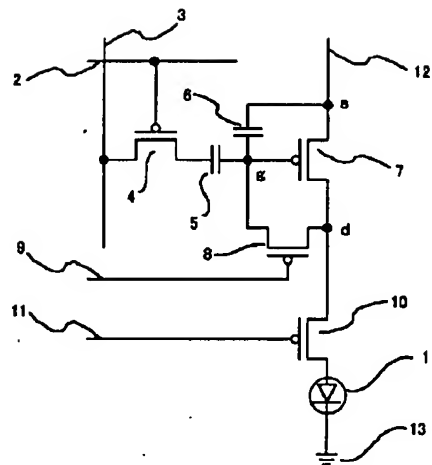
【図 8】



【図 10】



【図 9】



フロントページの続き

(72)発明者 岩田 修司  
東京都千代田区丸の内二丁目 2 番 3 号 三  
菱電機株式会社内

(72)発明者 山本 卓  
東京都千代田区丸の内二丁目 2 番 3 号 三  
菱電機株式会社内

F ターム(参考) 3K007 AB02 AB05 AB18 BA06 DA01  
DB03 EB00 GA04  
5C080 AA06 BB05 DD03 EE28 FF11  
JJ03 JJ04 JJ05